

## **Разработка аппаратно-программных методов функционирования распределённо-дублирующего процессорного блока**

*Корниенко Андрей Юрьевич*

*Крымский федеральный университет им. В.И. Вернадского*

*Ассистент*

### **Аннотация**

Статья посвящена работе по созданию метода и аппаратно-программной реализации распределённо-дублирующего процессорного блока отказоустойчивой автоматической системы управления (АСУ) технологическим процессом. В статье описывается назначение и необходимость использования АСУ в современной производственной сфере деятельности, приведён обзор существующих решений по обеспечению АСУ так называемой «горячей заменой». Автор предлагает своё решение по обеспечению повышения отказоустойчивости АСУ ТП. В статье описан пример тестовой реализации системы и результаты компьютерной симуляции.

**Ключевые слова:** автоматизация, безопасность, резервирование, дублирование, АСУ ТП.

### **The method of hardware duplication of the control cycle of an automated control system**

*Kornienko Andrey Yurievich*

*V.I. Vernadsky Crimean Federal University*

*Assistant*

### **Abstract**

The article is devoted to the work on creating a method and hardware-software implementation of the distributed-duplicating processor unit of a fail-safe automatic control system (ICS) by a technological process. The article describes the purpose and necessity of using ICS in the modern production field of activity, offers an overview of existing solutions to provide ICS with so-called "hot replacement". The author proposes his decision to ensure an increase in the fault tolerance of the automated process control system. The article describes an example of a test implementation of the system and the results of computer simulation.

**Keywords:** automation, security, redundancy, duplication, ICS.

Автоматизированные системы (АС) призваны облегчить труд человека, расширить его функциональные возможности или заменить полностью, по мере необходимости [1]. Использование автоматизированных систем

управления технологическими процессами (АСУ ТП) на основе программируемых логических контроллеров (ПЛК) позволяет значительно сократить затраты на обслуживание технологического процесса и, зачастую, повысить его качественные характеристики за счёт снижения влияния человека на управляемый процесс.

Существует обширный класс автоматизированных систем, от параметров функционирования которых зависят факторы, косвенно или напрямую влияющие на безопасность технического персонала, людей, являющихся пользователями систем, а также людей, находящихся в зоне потенциальной опасности, исходящей от соответствующего технологического процесса. Для таких систем управления постоянно актуальной является задача повышения отказоустойчивости и гарантоспособности.

Целью работы является разработка метода дублирующего процессорного блока, предназначенного для решения задач по обеспечению высокого уровня отказоустойчивости АСУ ТП, а также аппаратной и программной реализации тестового прототипа устройства, реализующего данный метод.

Разработка аппаратных дублирующих модулей является достаточно трудоёмкой задачей, так как эти устройства должны обладать набором функций для обеспечения «горячего» резервирования. Во-первых, устройство должно обеспечивать автоматическое переключение с отказавшего канала на рабочий канал. Для этого оно должно иметь возможность определить момент отказа, чтобы передать функции управления на другой канал, а это требует наличия функций самодиагностики. Во-вторых, в каждом канале необходимо наличие резервных линий связи, которые будут обеспечивать синхронизацию каналов, а также позволять проводить диагностику другого канала [2]. В-третьих, устройства должны обладать надёжным механизмом синхронизации выполняемых алгоритмов, способных гарантировать, что в случае «горячего» перехода на резервный канал, его контроллер продолжит выполнение алгоритма именно с того места, на котором произошёл отказ основного канала.

Основным требованием является создание таких методов диагностики, которые позволили бы контроллеру резервного канала диагностировать основной канал, причём так чтоб можно было с большой долей вероятности определить отказ ведущего канал и произвести переключений на резервный. Всё это должно происходить за короткий промежуток времени, такой, при котором исполнительные механизмы не успели бы отреагировать на переключение канала и не произошёл несанкционированный (даже кратковременный) останов в работе механизмов [3]. При этом необходимо исключить «ложные» переключения (переключения с исправного ведущего канала на резервный).

В целом система представляет собой совокупность из двух процессорных блоков и множества компараторов (ограниченных только количеством выходных портов у процессорных блоков).

Как видно на диаграмме развёртывания, (Рисунок 1) система представляет собой 2 процессорных блока соединённых между собой шиной синхронизации, входные порты для считывания данных с датчиков и периферийных устройств, выходные порты, подключённые непосредственно к компараторам. Роль компаратора заключается в сравнении флага приоритета у поступающих данных.

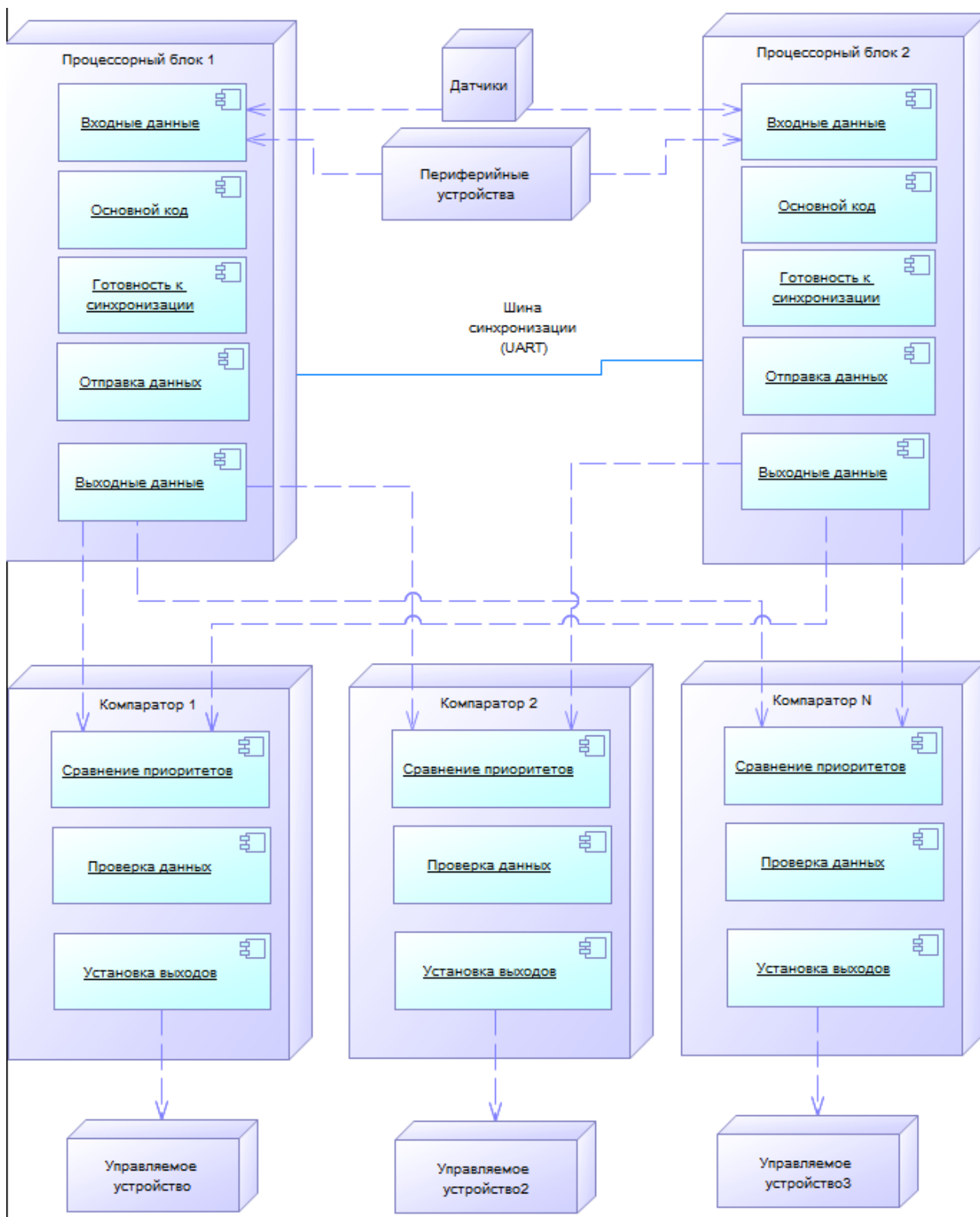


Рисунок 1 – Диаграмма развёртывания

Основываясь на полученных данных, определяется уровень приоритета и принимается решение о передаче сигналов на управляемое устройство.

На начальном этапе для тестирования метода дублирования в качестве протокола передачи данных по шине синхронизации был выбран универсальный асинхронный приёмопередатчик UART. Для обеспечения высокой степени синхронизации требуется реализация алгоритмов, обеспечивающих функционирование системы реального времени, необходимой для единовременной передачи данных и, собственно, корректного функционирования метода аппаратного дублирования.

В процессе разработки метода были исследованы различные ситуации рассинхронизации и была создана таблица вариантов действий для обеспечения бесперебойной работы. На диаграмме активности (Рисунок 2) представлен ход выполнения алгоритма и варианты развития при возникновении ошибки.

Для тестирования были выбраны микроконтроллеры ATmega164P. Являясь высокопроизводительным 8-битным AVR-микроконтроллером на основе RISC архитектуры, с 16 КБ флэш-памяти, максимальной частотой в 20 MHz, 512КБ EEPROM, 1Кб SRAM, 32-мя регистрами общего назначения, счетчиком реального времени, тремя гибкими таймерами/счетчиками с режимами ШИМ и сравнения и 2 аппаратных USART позволяет достичь достаточно малых значений задержек синхронизации и достаточной скоростью выполнения тестовой задачи управления.

Компаратор базируется на аналогичных микроконтроллерах ATmega164P. Тестирование в ходе разработки метода проводилось в программном пакете, позволяющем выполнять симуляцию выполнения цифровой схемы, в т.ч. функционал микроконтроллера и отслеживать все процессы построенной системы в реальном времени.

На рисунке 3 представлена схема подключения и результат взаимодействия между двумя процессорными блоками (U3 и U2). Для наглядности к каждому устройству был подключён семи сегментный светодиодный индикатор, показывающий текущее состояние выходов.

В качестве демонстрационной программы был написан секундомер, на основе индикатора осуществлялось отображение, от 0 до 9, на 10й секунде осуществлялся переход в 0.

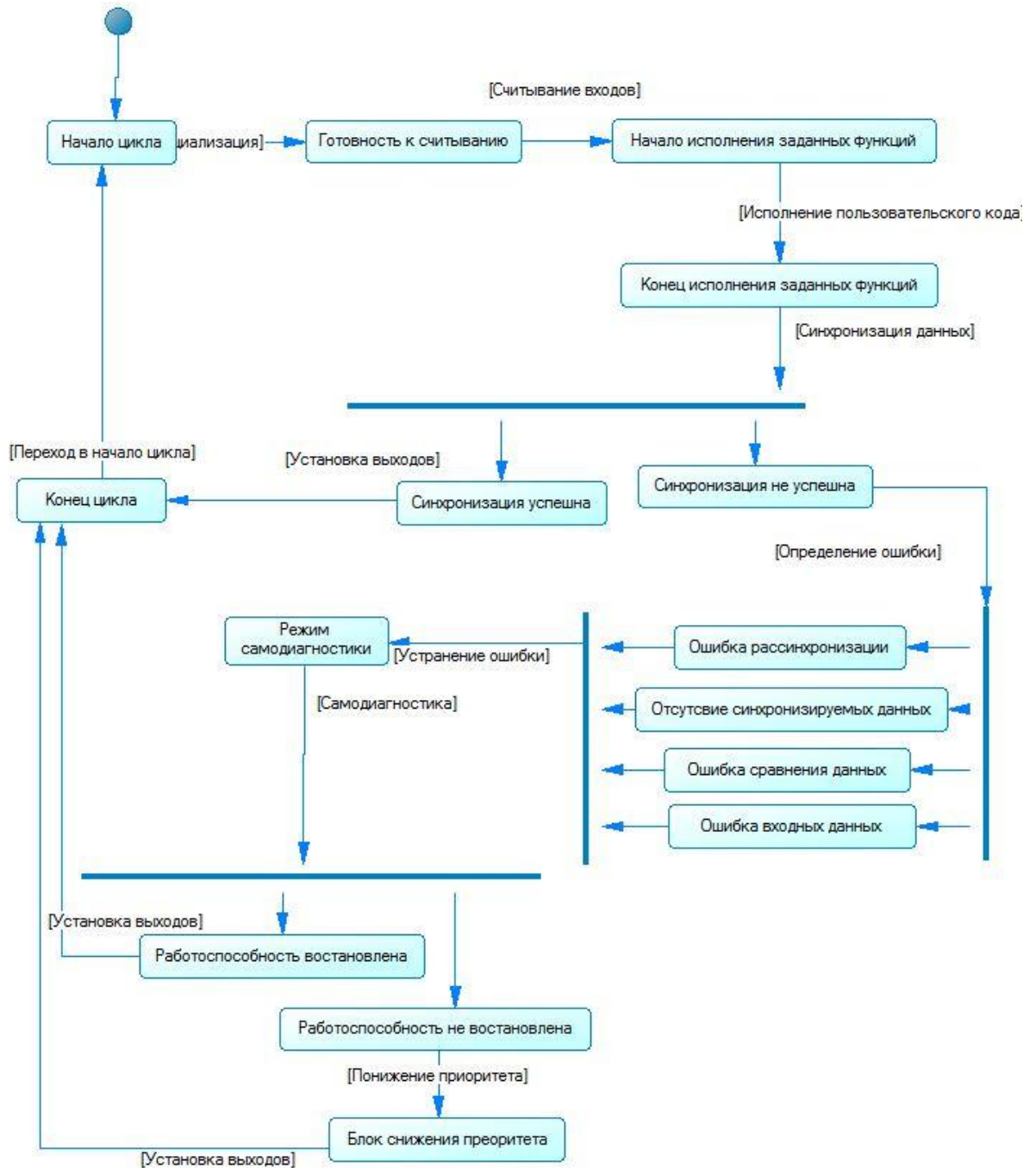


Рисунок 2 – Диаграмма активности

С процессорных блоков, после синхронизации, по шине данных передаётся управляющий набор сигналов на компаратор. Компаратор, проверяя полученные флаги, определяет какой процессорный блок является более приоритетным и дублирует входные параметры (PORTA и PORTC) на выходной PORTB.

Для тестирования в схему были добавлены кнопки для имитации разрыва линии синхронизации, шины данных и выключения контроллера (Рисунок 3).

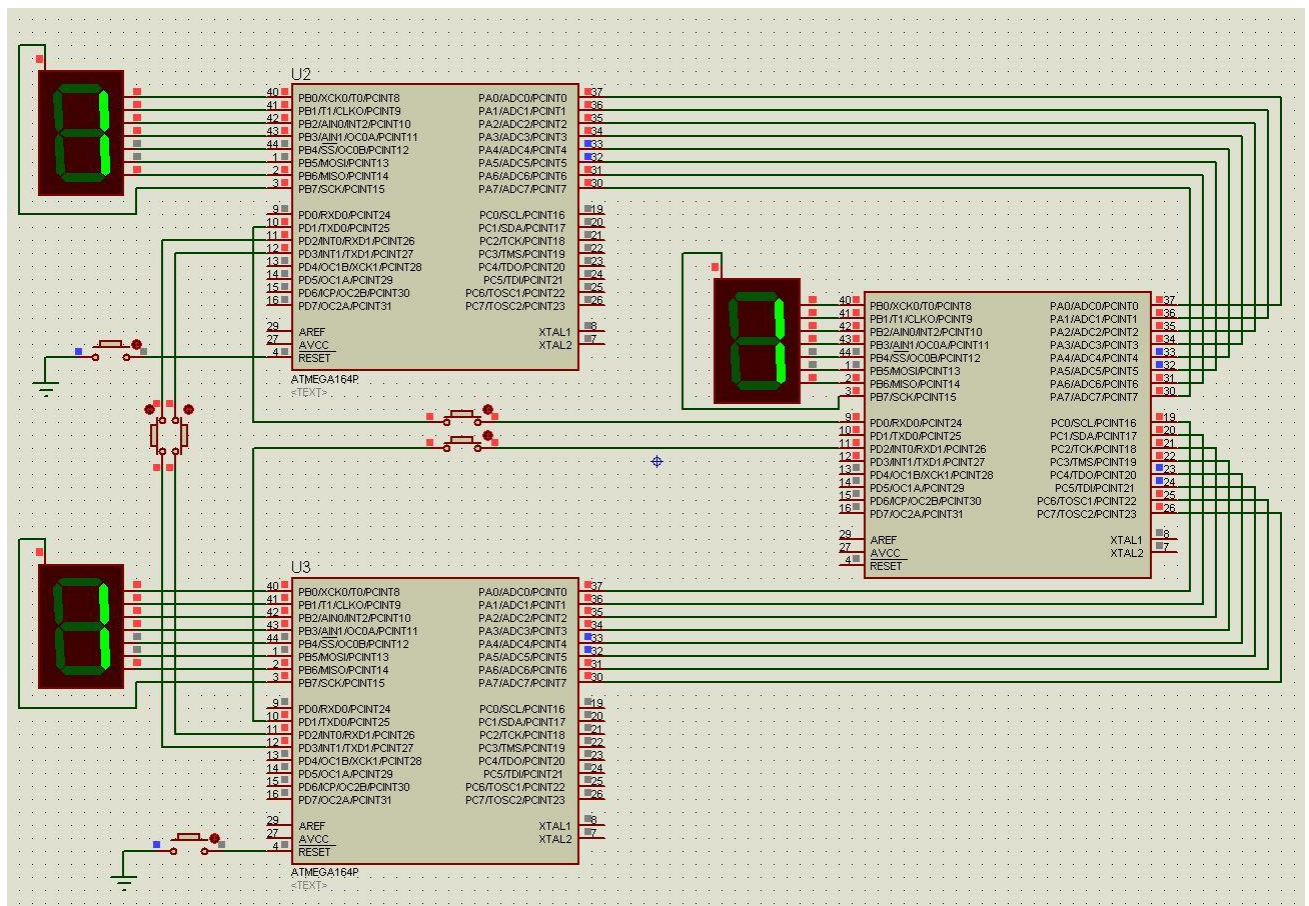


Рисунок 3 – Схема тестирования различных вариантов ошибок.

В ходе данных тестов проверялась работоспособность системы (Рисунок 3) при возникновении следующих неисправностей:

- отсутствие одной из линий синхронизации
- переменные переключения шины данных
- отключение одного из контроллеров (Рисунок 4)

Все ситуации отработали корректно и работоспособность системы не нарушилась. При отключении одного из процессорных блоков, осуществляется полный перехват управления.

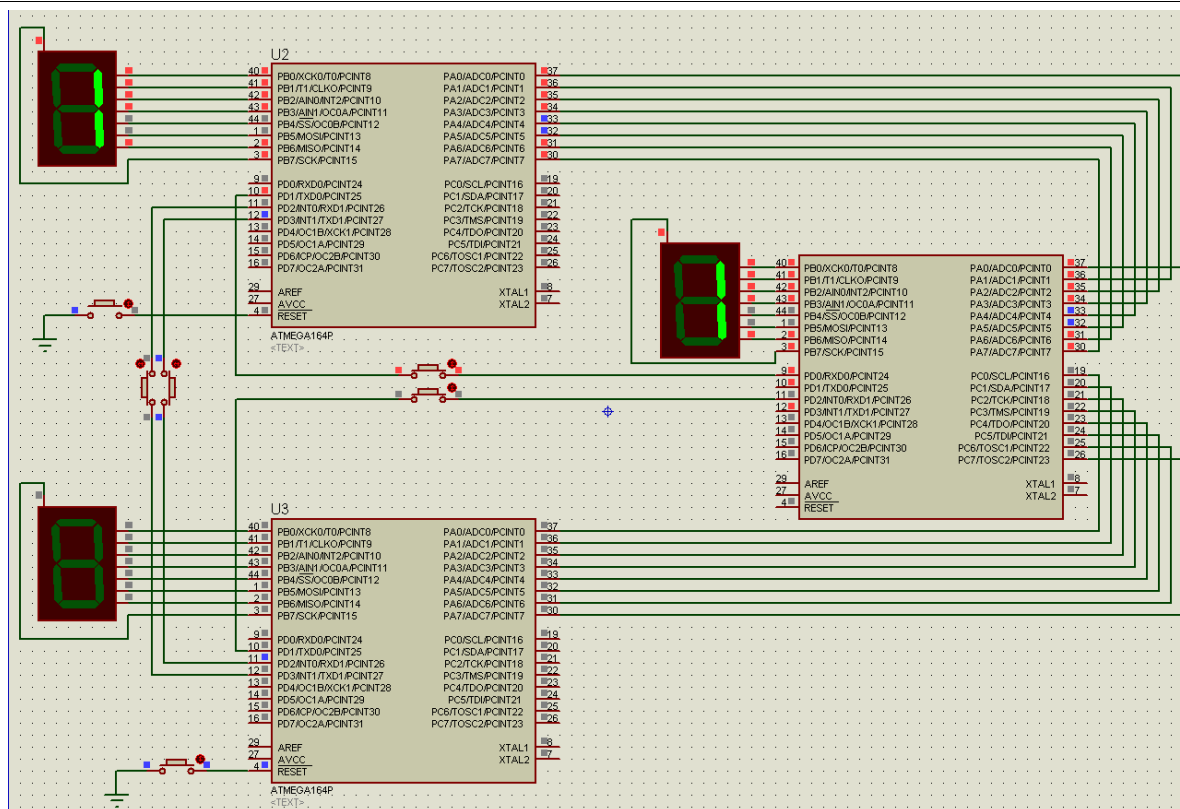


Рисунок 4 – Отключение одного из контроллеров

На рисунке 4 виден результат реакции системы на отключение одного из контроллеров. Как видно, система продолжила стабильную работу.

**Выводы.** В ходе выполнения работы удалось достичь поставленных целей. Разработанный метод, реализованный в аппаратно-программной платформе, показал полную работоспособность, возможность купирования повреждений линий интерфейсов связи, а также процессорных модулей в системе резервирования с двумя процессорами. На текущий момент собран аппаратный прототип на базе указанных микроконтроллеров, а также проходит тестирование прототип на основе высокопроизводительных 32-битных контроллеров. Дальнейшее направление работы автор видит в имплементации разработанного метода в реальные системы управления, а также в направлении, позволяющем повысить уровень гарантоспособности подобных систем за счет внедрения аппаратного контроля функционирования центральных микропроцессоров.

Работа выполнена в рамках гранта по программе «УМНИК» Фонда содействия развитию малых форм предприятий в научно-технической сфере, договор №10152ГУ/2015 от 01.06.2016

### Библиографический список

1. Денисенко В.В «Компьютерное управление технологическим процессом, экспериментом, оборудованием» М.: Горячая линия-Телеком, 2009. 608 с.
2. Энциклопедия АСУ ТП / 8 Аппаратное резервирование: / 8.2

Резервирование ПЛК: [http://www.bookasutp.ru/Chapter8\\_2.aspx](http://www.bookasutp.ru/Chapter8_2.aspx)

3. Шевкопляс Б.В. Микропроцессорные структуры. Инженерные решения. М.: Радио и связь, 1990. 512 с.